

Плата RM9361-2K

Характеристики платы RM9361-2К

- **Трансиверы AD9361**
 - 2 канала приёма, 2 канала передачи (попарно когерентные);
 - Диапазон изменения несущих частот приёмных и передающих каналов: 70...6000 МГц;
 - Диапазон изменения полосы приёмных и передающих каналов: 0,2...56 МГц;
 - Диапазон изменения коэффициента усиления приёмных каналов: не менее 67 дБ с шагом не более 1 дБ;
 - Коэффициент шума приёмных каналов: не более 4 дБ в диапазоне 100...4000 МГц, при максимальном усилении;
 - Выходная мощность каналов передачи: не менее 1 мВт, в диапазоне 100...4000 МГц;
- **Микросхема ПЛИС Xilinx Kintex-7 XC7K160T-2FFG676I:**
 - 202800 триггеров;
 - 600 умножителей 25x18;
 - 325 блоков двухпортовой памяти по 36 КБит.
- **Оперативная память:**
 - DDR2-800, 128Mx32, суммарный объём 512 Мбайт;
 - Длительность непрерывной записи демодулированного радиосигнала с полосой 56МГц: не менее 2с.
- **Внешние интерфейсы:**
 - SMA разъемы для аналоговых сигналов;
 - Ethernet 1000BASE-T;
 - USB 2.0 (USB-UART);
 - Встроенный JTAG программатор и отладчик с интерфейсом USB 2.0, совместимый с Xilinx ISE и Xilinx Vivado;
 - 32 буферизированные линии ввода-вывода TTL.
- **Питание: 9...14 В, 30 Вт.**
- **Габариты платы: 150x90 мм.**

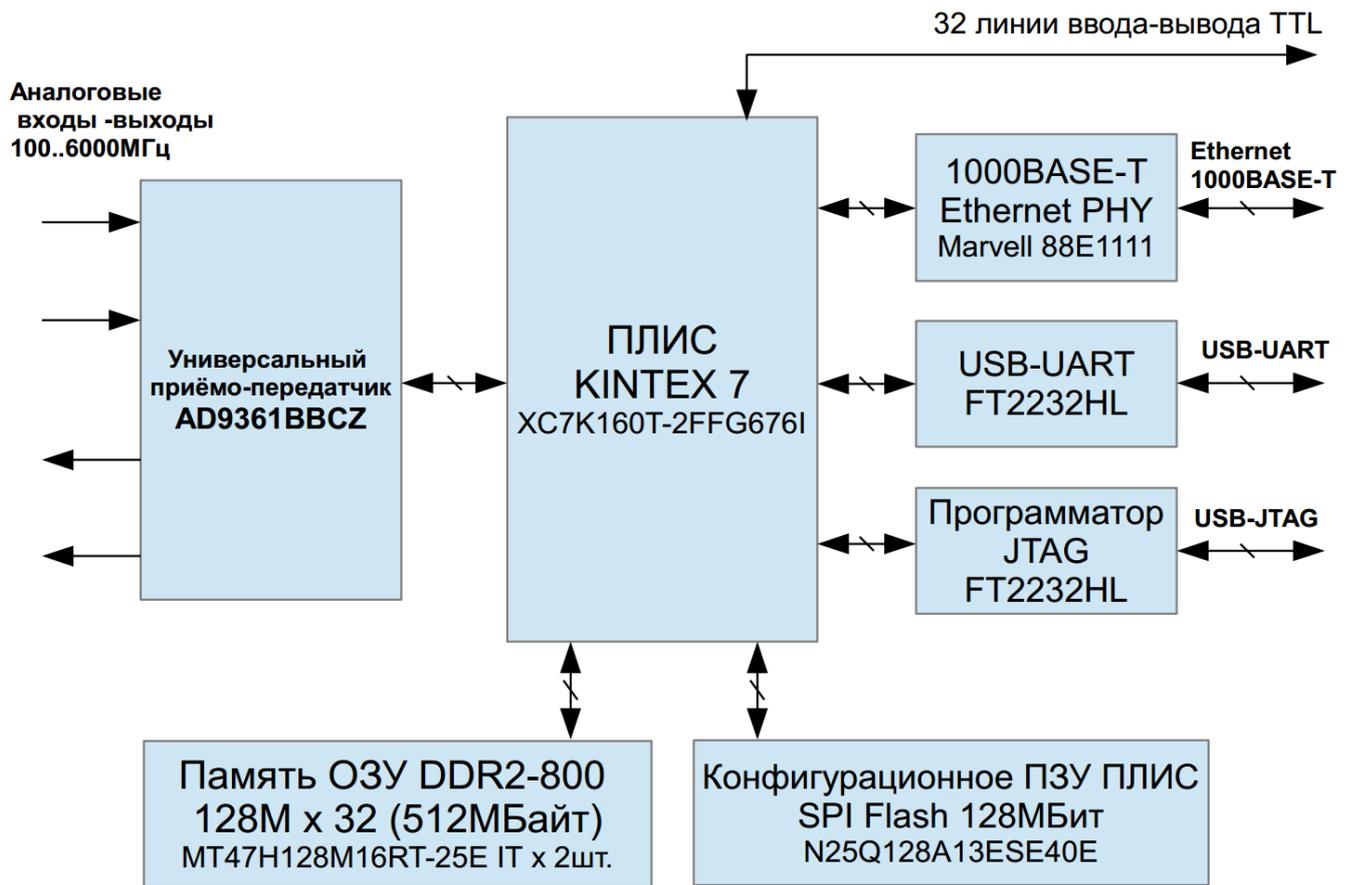


Рис.1. Структурная схема платы RM9361-2К

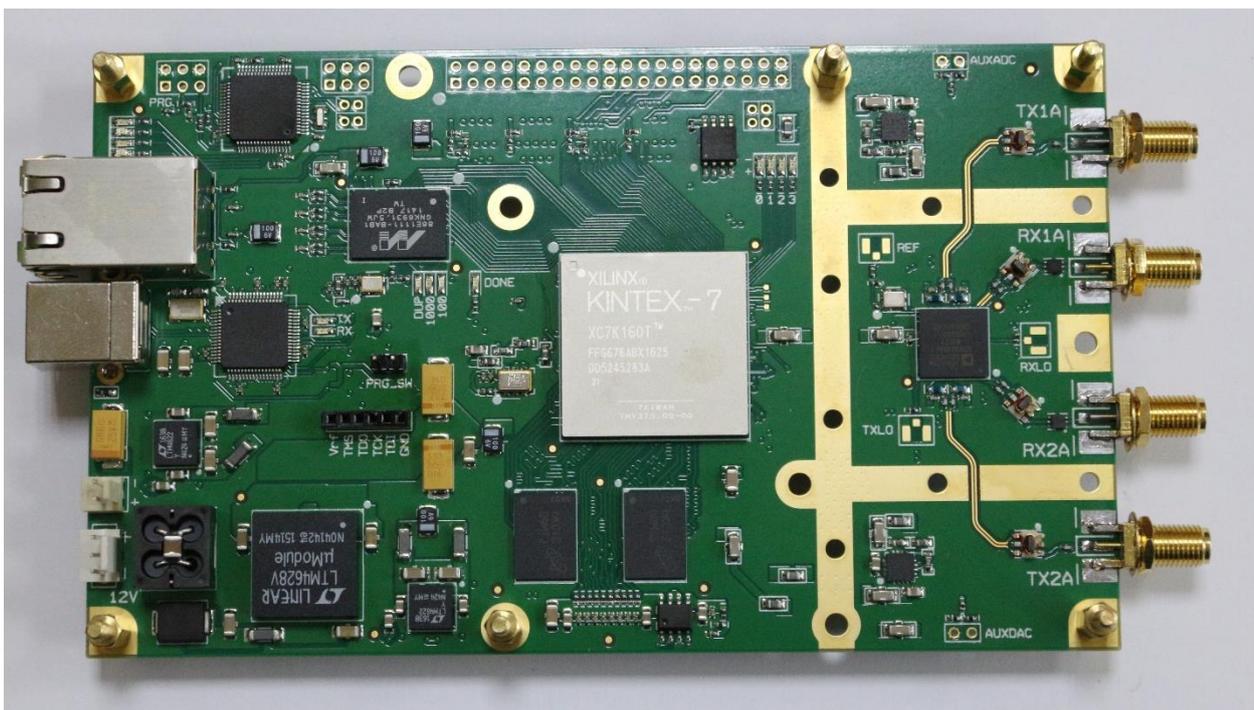


Рис.2. Фотография платы RM9361-2К

Внешние интерфейсы платы RM9361-2К

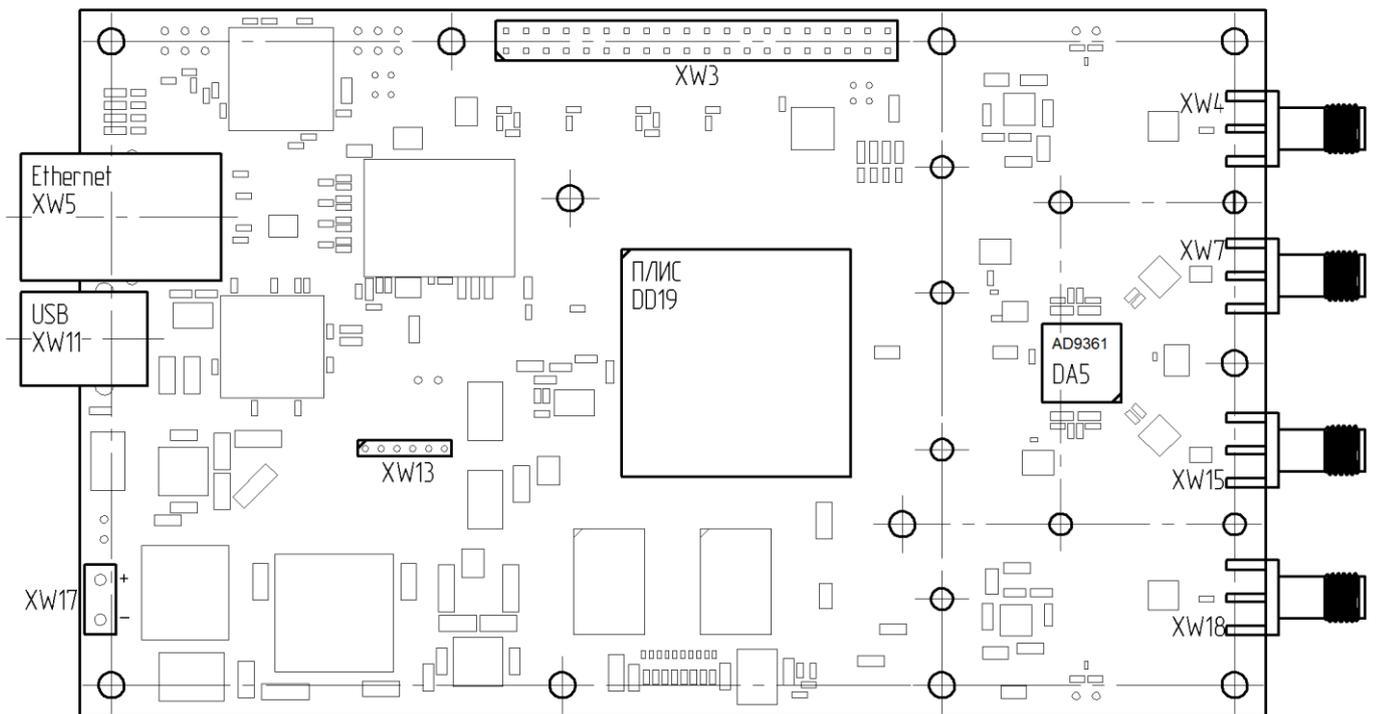


Рис. 3. Внешние интерфейсы платы RM9361-2К

Для подключения к другим устройствам и взаимодействия с пользователем на плате предусмотрены следующие внешние интерфейсы:

- Разъём питания: **XW17**;
- Разъём внутрисхемного программирования и отладки ПЛИС (JTAG): **XW13**;
- Порт USB 2.0 (низкоскоростной USB-UART, отладочный USB-JTAG): разъём **XW11**;
- Порт Ethernet 1000BASE-T: разъём **XW5**;
- 40-контактный разъём расширения, на который выведено 32 внешних буферизированных логических вывода общего назначения: **XW3**;
- 2 разъёма аналоговых входов: **XW7**, **XW15**;
- 2 разъёма аналоговых выходов: **XW4**, **XW18**.

Расположение внешних интерфейсов на плате, с указанием ориентации разъёмов, показано на рисунке 3. Подробное описание интерфейсов приведено ниже.

Разъём питания (XW17)

Разъём питания представляет собой два контакта под запайку проводов. Для работы устройства необходимо однополярное питание напряжением от +9 до +14 Вольт. Полярность подачи питания обозначена знаками “+”, “—” на плате.

Разъём JTAG ПЛИС (XW13)

Разъём JTAG может использоваться для внутрисхемного программирования ПЛИС и внешней SPI Flash-памяти ПЛИС, а также для отладки загруженного в ПЛИС ПО в случаях неработоспособности встроенного в плату программатора USB-JTAG. Разъём представляет собой однорядную розетку, с шагом контактов 2 мм. Расположение и назначение контактов приведено ниже.

□	1	1	Vrf (3.3В)
□		2	TMS
□		3	TDO
□		4	TCK
□		5	TDI
□	6	6	GND (общий)

Т.к. на плате имеется встроенный программатор USB-JTAG, то разъём **XW13** не распаивается. Для включения возможности работы JTAG через разъём **XW13**, необходимо установить (замкнуть) джампер **PRG_SW**, расположенный рядом.

Разъёмы аналоговых входов-выходов (XW4,XW7,XW15,XW18)

Аналоговые входы и выходы микросхемы AD9361 выведены на 4 коаксиальных ВЧ-разъёма типа SMA: **XW7**, **XW15** - разъёмы аналоговых входов, **XW4**, **XW18** - разъёмы аналоговых выходов.

Все разъёмы имеют согласованное сопротивление 50 Ом.

USB-UART + USB-JTAG Порт USB 2.0 (разъём XW11)

Установленный на плате разъём USB 2.0 типа B (**XW11**) предназначен для обеспечения низкоскоростного обмена информацией с ПЛИС через виртуальный COM-порт (USB-UART мост FTDI FT2232HL).

Также через этот же разъём обеспечивается внутрисхемное программирование ПЛИС и конфигурационной SPI Flash-памяти ПЛИС (N25Q128A13ESE40E), а также отладка загруженного в ПЛИС ПО в режиме USB-JTAG. Встроенный USB-JTAG программатор и отладчик совместим с Xilinx ISE и Xilinx Vivado и является аналогом программатора Digilent. При подключении платы к ПК, с установленным ПО Xilinx IMPACT, Xilinx ISE или Xilinx Vivado через USB кабель, программатор автоматически обнаруживается и готов к работе.

Программатор и виртуальный COM-порт могут работать одновременно.

Порт Ethernet 1000BASE-T (разъём XW5)

Установленный на плате разъём Ethernet предназначен для основного высокоскоростного обмена информацией с платой со скоростью до 1000Мбит/с. Поддерживаются и более низкие скорости работы: 100Мбит/с и 10Мбит/с.

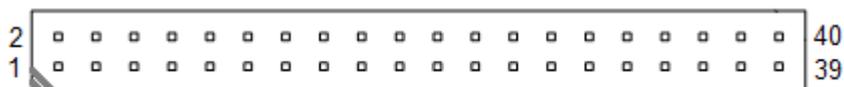
40-контактный разъём расширения (XW3)

На плате предусмотрен разъём, на который выведены 32 логических сигнала и «земля» (GND). Все 32 логических сигнала подключены к ПЛИС через буферы 74LCX245MTC и могут быть

как входами, так и выходами. При этом направление работы буферов задаётся резисторами на плате или может управляться с ПЛИС.

Посадочное место на плате представляет собой 2 ряда по 20 отверстий со стандартным шагом 2,54 мм и позволяет установить любой разъём (штыри, гнезда, в 1 или 2 ряда, и т.д.) с таким шагом контактов.

Нумерация контактов и их назначение приведены ниже. Логические уровни сигналов соответствуют стандарту КМОП 3.3В.



№	Направление	Цепь/вывод ПЛИС	№	Направление	Цепь/вывод ПЛИС
1	↔ буф.	PORTA0	2	↔ буф.	PORTA1
3	↔ буф.	PORTA2	4	↔ буф.	PORTA3
5	↔ буф.	PORTA4	6	↔ буф.	PORTA5
7	↔ буф.	PORTA6	8	↔ буф.	PORTA7
9		GND (общий)	10		GND (общий)
11	↔ буф.	PORTB0	12	↔ буф.	PORTB1
13	↔ буф.	PORTB2	14	↔ буф.	PORTB3
15	↔ буф.	PORTB4	16	↔ буф.	PORTB5
17	↔ буф.	PORTB6	18	↔ буф.	PORTB7
19		GND (общий)	20		GND (общий)
21	↔ буф.	PORTC0	22	↔ буф.	PORTC1
23	↔ буф.	PORTC2	24	↔ буф.	PORTC3
25	↔ буф.	PORTC4	26	↔ буф.	PORTC5
27	↔ буф.	PORTC6	28	↔ буф.	PORTC7
29		GND (общий)	30		GND (общий)
31	↔ буф.	PORTD0	32	↔ буф.	PORTD1
33	↔ буф.	PORTD2	34	↔ буф.	PORTD3
35	↔ буф.	PORTD4	36	↔ буф.	PORTD5
37	↔ буф.	PORTD6	38	↔ буф.	PORTD7
39		GND (общий)	40		GND (общий)

Нумерация контактов для 40-контактного разъёма расширения (XW3)

Логические сигналы в разъёме организованы в четыре 8-разрядных порта: PORTA, PORTB, PORTC, PORTD. **Направление ввод-вывод может изменяться только для порта целиком!**

Тактирование платы.

Микросхема AD9361 использует для своей работы кварцевый резонатор Epson 40МГц с точностью ± 10 ppm. От него тактируются все внутренние гетеродины микросхемы AD9361. Логика внутри ПЛИС отвечающая за обработку аналоговых сигналов также тактируется от частоты, привязанной к данному кварцевому резонатору.

Если стабильность частоты ± 10 ppm недостаточна, то предполагается использовать систему подстройки частоты опорного кварцевого резонатора, встроенную в микросхему AD9361. За счёт встроенного варикапа, микросхема AD9361 позволяет подстраивать частоту опорного резонатора в пределах ± 50 ppm.

Второй вариант, это использование внешнего термостатированного генератора для тактирования микросхемы AD9361 (производитель данной микросхемы рекомендует использовать частоту тактирования 40 МГц). Отдельного разъёма SMA для подачи внешнего сигнала

тактирования не предусмотрено, но на плате есть место под миниатюрный соединитель типа Hirose U.FL.

Также на плате установлен LVDS кварцевый генератор на частоту 100МГц типа 653L10003I2T (микросхема DD20) подключённый к ПЛИС. Основное его назначение: генерация тактовых частот для работы контроллера памяти DDR2 SDRAM, но он может использоваться и для других целей.